



# KOREAN PATENT ABSTRACTS(KR)

Document Code:A

(11) Publication No.1020020051976 (43) Publication.Date. 20020702

(21) Application No.1020000081018 (22) Application Date. 20001223

(51) IPC Code:

H03F 3/20

(71) Applicant:

ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE

(72) Inventor:

HAN, SEOK YONG

JUNG, HAE WON

LEE, HYEONG HO

PARK, BONG HYEOK

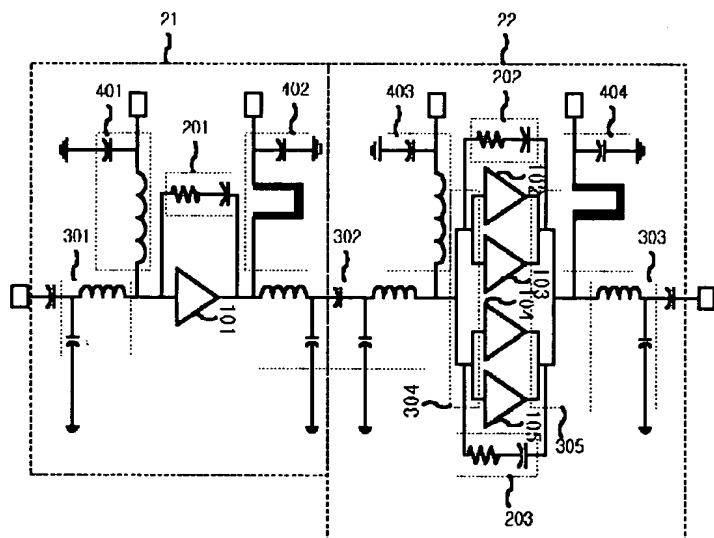
(30) Priority:

(54) Title of Invention

RADIO FREQUENCY POWER AMPLIFIER USING FEEDBACK CIRCUIT AND METHOD FOR DESIGNING THE SAME

Representative drawing

(57) Abstract:



PURPOSE: A radio frequency(RF) power amplifier using a feedback circuit and a method for designing the same are provided, which is designed by finding a peak output power point due to an output power change according to an input power of a whole power amplifier circuit, after stabilizing an unstable amplifier device using the feedback circuit in a radio frequency band.

CONSTITUTION: A feedback circuit (201) comprising a resistor and a capacitor is arranged in parallel with an amplifier device in an amplification part, and an input matching circuit(301) and an output matching circuit(303) for matching signals are connected to an input port and an output port of the amplifier device respectively. The amplifier part is divided into the first amplification stage constituted with one amplifier device and one

**BEST AVAILABLE COPY**

feedback circuit, and the second amplification stage constituted with a plurality of amplifier devices and feedback circuits. The plurality of amplifier devices of the second amplification stage are arranged in parallel. The feedback circuit of the second amplification stage is arranged in two amplifier devices one by one.

© KIPO 2003

if display of image is failed, press (F5)

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.  
H03F 3/20

(11) 공개번호  
(43) 공개일자

특2002-0051976  
2002년07월02일

(21) 출원번호 10-2000-0081018

(22) 출원일자 2000년12월23일

(71) 출원인 한국전자통신연구원, 오길록

대한민국

305-350

대전 유성구 가정동 161번지

(72) 발명자

박봉혁

대한민국

305-345

대전광역시유성구신성동146-2

한석용

대한민국

442-741

경기도수원시팔달구영통동황골마을쌍용아파트245-403

정해원

대한민국

305-333

대전광역시유성구어은동한빛아파트128-1101

이형호

대한민국

305-333

대전광역시유성구어은동한빛아파트108-1003호

(74) 대리인

전영일

(77) 심사청구

있음

(54) 출원명 피드백회로를 이용한 고주파 전력 증폭기 및 그 증폭기설계 방법

#### 요약

본 발명은 전력 증폭기를 구성하는 각 단에 피드백회로를 삽입하여 불안정한 증폭기 소자를 절대안정 하게 한 후 전체 전력 증폭기 회로를 구성하고, 전체 피드백 고주파 전력 증폭기 회로 상태에서 입력 전력에 대한 출력 전력의 변화에 따른 최대 전력을 나타내는 출력 회로를 구성한 전력 증폭기의 고밀도 초고주파 집적회로(Monolithic Microwave Integrated Circuit: MMIC) 1칩화 설계에 관한 기술로서, 5GHz 대역 무선랜 시스템에 응용 할 수 있으며, 출력 전력의 조정을 통하여 이 주파수 대역의 기타 시스템의 RF(Radio Frequency) 프런트엔드(Front-End) 송신기 최종단에 이용할 수 있다.

#### 대표도

도2

#### 색인어

초고주파 집적회로, 전력 증폭기, 피드백회로

#### 명세서

도면의 간단한 설명

도 1은 일반적인 RF 전력 증폭기 구성도;

도 2는 본 발명에 따른 피드백 고주파 전력 증폭기 구성도; 및

도 3은 본 발명에 따른 피드백 고주파 전력 증폭기 회로의 레이아웃이다.

\*도면의 주요 부분에 대한 부호의 설명

21: 전단 이득 증폭기

22: 후단 전력 증폭기

17,18,101~105: 전력소자 HEMT(High Electron Mobility Transistor)

11,301: 입력 정합회로

15,303: 출력 정합회로

12,401,403: 게이트 바이어스

14,402,404: 드레인 바이어스

13,16,201,202,203,501,502,503: 피드백 회로

302: 중간단 정합회로                      304: 분배기

305: 결합기

601,602,603,604,605,606,607,608,609: 그라운드 패드

## 발명의 상세한 설명

### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 피드백 고주파 전력 증폭기에 관한 것으로, 사용하려는 주파수 대역에서 불안정한 소자를 피드백 회로를 이용하여 절대 안정하게 한 후 전체 전력 증폭기를 설계하는 방법과 피드백 회로 구성 방법에 관한 것으로 5GHz 대역의 무선랜 시스템에 적합하도록 설계한 전력 증폭기 설계에 관한 기술이다.

피드백회로를 사용한 종래 전력 증폭기의 한 예가 도 1에 도시되어 있다.

도 1에 도시된 바와 같은 종래 전력 증폭기는, 본 발명에서 제시한 전력 증폭기와 유사한 경우의 것으로, 사용하고자 하는 전력소자가 불안정하여 각 전력소자마다 피드백 회로를 구성하였고, 고전력을 위하여 두 개의 소자를 병렬로 연결하였으며, 최대 출력 전력을 얻기 위해 출력정합회로(15)를 구성하였다. 이러한 종래 전력 증폭기에서는, 고이득을 얻기 위해서 도 1에 도시된 바와 같은 전력 증폭기를 직렬로 연결한다.

한편, 대한민국 특허 제236830호(특허권자:한국전기통신공사, 발명의 명칭:"고주파 송/수신부용 전력증폭기 및 그 설계 방법")에는 전력 증폭기의 고출력을 위해 2nd-tone 3rd-order의 간섭 포인트가 35dBm 이 되도록 하고, 외부 공진기를 FET의 증폭조정신호로 사용하여 안정적인 고출력을 얻을 수 있다고 개시되어 있다.

그러나, 상기 선행 특허는 도 1에 도시된 바와 같은 종래 전력 증폭기에서 채용한 피드백회로가 없어 증폭소자인 FET의 안정화 문제가 발생할 수 있다.

따라서, 고증폭을 위해 증폭소자를 직렬로 연결하는 경우, 상기 증폭소자를 절대 안정화시키면서 최대의 출력을 얻을 수 있는 전력 증폭기가 요구된다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 상기 언급한 종래 기술의 문제점을 해결하기 위한 것으로, 고주파 대역에서 불안정한 증폭소자를 피드백 회로를 이용하여 안정하게 한 후, 전체 전력 증폭기 회로를 입력 전력에 따른 출력 전력의 변화에 의한 최고 출력 전력 점을 찾아 설계하는 고밀도 초고주파 집적회로 1칩화 피드백 고주파 전력 증폭기 및 그 증폭기 설계 방법을 제공하는 것을 목적으로 한다..

### 발명의 구성 및 작용

본 발명의 실시시에 따른 고주파 전력 증폭기에 따르면, 저항과 커패시터로 구성된 피드백회로가 증폭소자와 병렬로 배치된 증폭부가 있고, 상기 증폭소자의 입력단 및 출력단 각각에 신호 정합을 위한 입력정합회로 및 출력정합회로가 연결되어 있는 고주파 피드백 증폭기에 있어서, 상기 증폭부는, 하나의 증폭소자와 피드백회로로 구성되는 제1 증폭단 및 복수개의 증폭소자와 피드백회로로 구성되는 제2 증폭단으로 구분되어 있고, 상기 제1 증폭단 및 제2 증폭단은 인덕터 및 커패시터로 구성된 결합회로로 연결되어 있으며, 상기 제2 증폭단의 복수개의 증폭소자는 병렬로 배치되어 있는 것을 특징으로 한다.

또한, 본 발명의 더 다른 실시예에 따르면, 입력 신호를 증폭하는 증폭소자를 포함하는 증폭회로를 제1 증폭부 및 제2 증폭부인 2개의 증폭부로 구성하고; 상기 제1 및 제2 증폭부를 하나의 결합회로로 연결하고; 상기 제1 증폭부 입력단에 입력정합회로를 형성하고, 상기 제2 증폭부 출력단에 출력정합회로를 형성하며; 상기 제2 증폭부는 복수개의 증폭소자를 병렬로 배치함과 동시에 2개의 증폭소자별로 하나의 피드백회로를 병렬 연결하여; 증폭 소자의 안정화를 이루어 집적회로로 1칩화 하는 것을 특징으로 하는 피드백 고주파 전력 증폭기 설계 방법이 제공된다.

이하, 첨부된 도면을 참고하여 본 발명에 의한 피드백 고주파 전력 증폭기 장치를 상세히 설명한다.

도 2는 본 발명에 의한 피드백 고주파 전력 증폭기 장치의 회로 구성도로서, 상기 피드백 고주파 전력 증폭기는 충분한 입력전력을 공급하기 위해 입력 신호를 크게 하는 전단 이득 증폭기(21)와 상기 전단 이득 증폭기(21)에서 나온 신호를 받아 200mW의 출력전력을 공급하는 후단 전력 증폭기(22)로 구성된다.

상기 전단 이득 증폭기(21)는 신호의 레벨을 증가시키는 전력소자 HEMT(High Electron Mobility Transistor)(101), 불안정한 전력소자를 절대 안정하게 하는 피드백 회로(201,501), 전력소자를 구동하기 위해 공급되는 전원을 위한 게이트(Gate), 드레인(Drain) 바이어스 회로(401,402), 전력 소자에 입력되어진 신호가 손실 없이 전달되도록 하는 입력 정합회로(301)로 구성된다.

상기 후단 전력 증폭기(22)는 전단 이득 증폭기에서 전달된 신호를 증폭시키는 전력소자(102,103,104,105), 불안정한 전력소자의 안정도 특성을 변화시켜 절대 안정하게 하는 피드백 회로(202,203,502,503), 전력소자를 구동하기 위한 게이트, 드레인 바이어스 회로(403,404), 전단 이득 증폭기에서 전달된 신호가 손실 없이 후단 전력 증폭기에 전달 되도록 하는 중간단 정합회로(302), 중간단 정합회로를 지난 신호를 전력소자에 균등하게 분배하는 분배기(304), 전력소자에서 나온 신호를 하나로 결합하는 결합기(305), 후단 전력 증폭기의 신호가 최대의 출력 전력을 가지도록 출력에 전달 되도록 하는 출력 정합회로(303)로 구성된다.

도 3을 참고하면, 본 발명에 따른 피드백회로를 이용한 고주파 전력 증폭기 회로의 설계도가 도시되어 있다.

도 3을 통해 볼 수 있듯이, 본 발명에 따른 전력 증폭기 설계는, 입력 신호를 증폭하는 증폭소자를 포함하는 증폭회로를 제1 증폭부 및 제2 증폭부인 2개의 증폭부로 구성하고; 상기 제1 및 제2 증폭부를 하나의 결합회로로 연결하고; 상기 제1 증폭부 입력단에 입력정합회로를 형성하고, 상기 제2 증폭부 출력단에 출력정합회로를 형성하며; 상기 제2 증폭부는 복수개의 증폭소자를 병렬로 배치함과 동시에 2개의 증폭소자별로 하나의 피드백회로를 병렬연결하여; 증폭 소자의 안정화를 이루어 집적회로로 1칩화 하고 있다.

그리고, 상기 전력 증폭기에는 입력되는 소스신호 및/또는 인가되는 전원 전압이 통과하는 복수개의 그라운드용 패드(601,602,603,604,605,606,607,608,609)가 상기 입력단과 출력단측에 구현되어 있다.

#### 발명의 효과

지금까지 살펴본 바와 같이, 본 발명에 따른 피드백 고주파 고밀도 초고주파 집적회로 1칩화 설계에 관한 기술을 사용하면, 고이득과 고전력을 위해 전단 이득 증폭기와 후단 전력 증폭기를 결합하여 하나의 피드백 전력 증폭기를 구성함으로써, 5GHz 대역의 무선랜 송신기 최종단이나 출력 전력의 조절을 통해 동일한 주파수 대역의 유사 시스템에 응용할 수 있다.

지금까지 설명은 본 발명의 이해를 위한 적절한 실시예에 대한 것으로, 본 발명이 이것으로 제한되는 것은 아니며, 당 기술분야의 통상의 지식을 가진 자에게는 첨부한 특허청구범위의 범위 및 정신을 벗어나지 않고 다양한 수정 및 변형이 가능함은 명백한 것이다.

#### (57) 청구의 범위

##### 청구항 1.

저항과 커패시터로 구성된 피드백회로가 증폭소자와 병렬로 배치된 증폭부가 있고, 상기 증폭소자의 입력단 및 출력단 각각에 신호 정합을 위한 입력정합회로 및 출력정합회로가 연결되어 있는 고주파 피드백 증폭기에 있어서,

상기 증폭부는, 하나의 증폭소자와 피드백회로로 구성되는 제1 증폭단 및 복수개의 증폭소자와 피드백회로로 구성되는 제2 증폭단으로 구분되어 있고,

상기 제1 증폭단 및 제2 증폭단은 인덕터 및 커패시터로 구성된 결합회로로 연결되어 있으며,

상기 제2 증폭단의 복수개의 증폭소자는 병렬로 배치되어 있는 것을 특징으로 하는 피드백회로를 이용한 고주파 전력 증폭기.

##### 청구항 2.

제 1 항에 있어서,

상기 제2 증폭단의 피드백회로는, 2개의 증폭소자에 하나씩 병렬로 배치되어 있는 것을 특징으로 하는 피드백회로를 이용한 고주파 전력 증폭기.

##### 청구항 3.

제 1 항에 있어서,

상기 입력포트로 입력되는 RF 주파수가 5GHz 대역인 경우, 상기 제1 피드백 회로의 커패시터의 커패시턴스는 1.525F 이고, 상기 제2 및 제3 피드백 회로의 커패시터의 커패시턴스는 각각 1.06F 인 것을 특징으로 하는 피드백회로를 이용한 고주파 전력 증폭기.

##### 청구항 4.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 결합회로는, 한 단이 하나의 커패시터 양 단에 각각 직렬로 연결되어 있고 타 단은 상기 제1 증폭단의 출력단 및 상기 제2 증폭단의 입력단과 각각 연결되어 있는 2개의 인덕터 및 한 단이 상기 하나의 커패시터 양 단에 연결되어 있고 타 단이 각각 접지되어 있는 2개의 커패시터로 구성되어 있는 것을 특징으로 하는 피드백회로를 이용한 고주파 전력 증폭기.

##### 청구항 5.

입력 신호를 증폭하는 증폭소자를 포함하는 증폭회로를 제1 증폭부 및 제2 증폭부인 2개의 증폭부로 구성하고; 상기 제1 및 제2 증폭부를 하나의 결합회로로 연결하고; 상기 제1 증폭부 입력단에 입력정합회로를 형성하고, 상기 제2 증폭부 출력단에 출력정합회로를 형성하며; 상기 제2 증폭부는 복수개의 증폭소자를 병렬로 배치함과 동시에 2개의 증폭소자별로 하나의 피드백회로를 병렬연결하여; 증폭 소자의 안정화를 이루어 집적회로로 1칩화 하는 것을 특징으로 하는 피드백회로를 이용한 고주파 전력 증폭기 설계 방법.

##### 청구항 6.

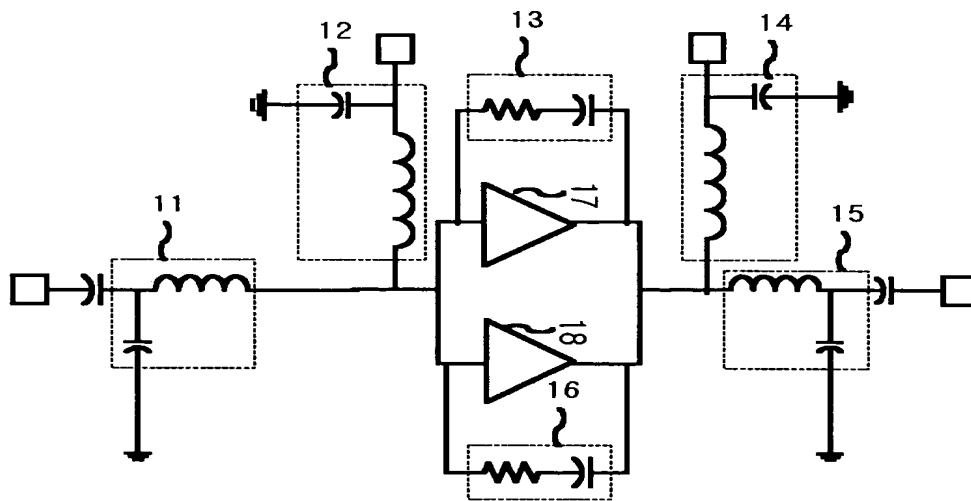
제 5 항에 있어서,

상기 전력 증폭기에 인가되는 소스 신호 또는 전원 전압이 통과하는 복수개의 그라운드용 패드를 상기 입력단 또는 상기 출력단 일측에 구현시키는 것을 특징으로 하는 피드백회로를 이용한 고주파 전력 증폭기 설계 방법.

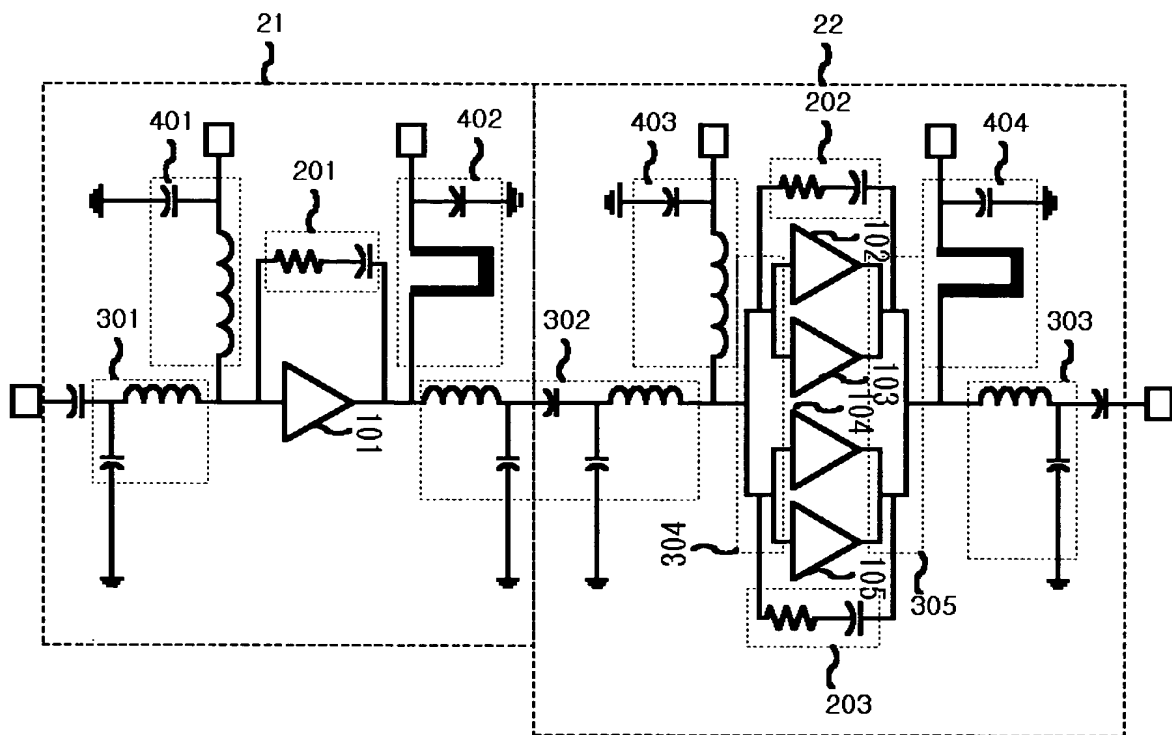
도면

BEST AVAILABLE COPY

도면 1

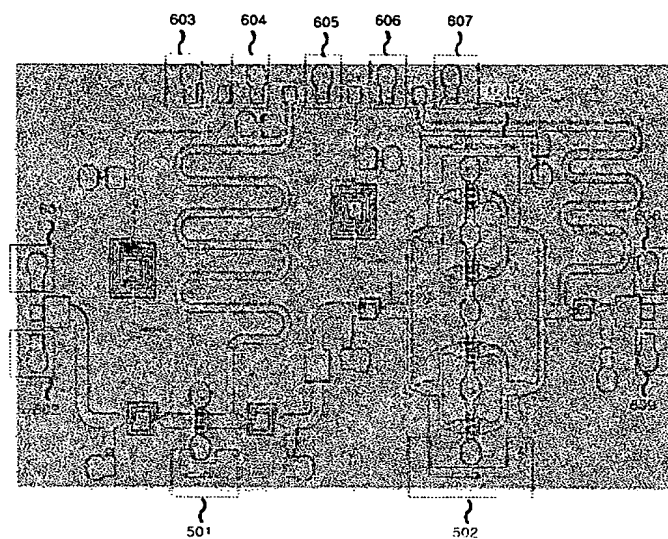


도면 2



BEST AVAILABLE COPY

도면 3

**BEST AVAILABLE COPY****BEST AVAILABLE COPY**